

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

**IMAGES ARE BEST AVAILABLE COPY.**

**As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.**

**Mfg. PCB having etch-resistant layer on metal layer on insulation material substrate - selectively removing etch-resistant layer by e.m. radiation and forming conductive path pattern on structured metal layer so exposed**

Patent Number: DE4131065

Publication date: 1993-03-04

Inventor(s): MATTELIN ANTOON (BE)

Applicant(s): SIEMENS AG (DE)

Requested Patent:  DE4131065

Application Number: DE19914131065 19910918

Priority Number(s): DE19914131065 19910918; DE19914128418 19910827

IPC Classification: B23K26/00; H05K3/06

EC Classification: H05K3/06B

Equivalents:

---

**Abstract**

---

The etching resistant layer (5) can be selectively removed using an Nd.YAG laser operated in a controlled scanning mode. Once the etching resistant material has been removed the board is subjected to etching to create the separate tracks and mounting pads (8) that extend down to the substrate level.

ADVANTAGE - Rapid selective removal of etch resistant layer.

---

Data supplied from the esp@cenet database - I2

01188 41 DE



⑯ BUNDESREPUBLIK

DEUTSCHLAND



DEUTSCHES

PATENTAMT

# Offenlegungsschrift

⑩ DE 41 31 065 A 1

⑮ Int. Cl. 5:  
**H 05 K 3/06**  
B 23 K 26/00

DE 41 31 065 A 1

- ⑯ Aktenzeichen: P 41 31 065.9  
⑯ Anmeldetag: 18. 9. 91  
⑯ Offenlegungstag: 4. 3. 93

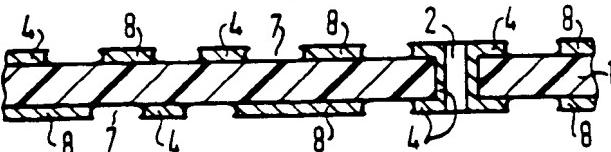
⑯ Inn re Priorität: ⑯ ⑯ ⑯  
27.08.91 DE 41 28 418.6

⑯ Anmelder:  
Si mens AG, 8000 München, DE

⑯ Erfinder:  
Mattelin, Antoon, Oostkamp, BE

## ⑯ V rfahren zur Herstellung von Leiterplatten

⑯ Auf ein Substrat (1) werden nacheinander eine Metallschicht (4) und eine metallische oder organische Ätzresistschicht (5) aufgebracht, worauf diese Ätzresistschicht (5) mittels elektromagnetischer Strahlung, vorzugsweise mittels Laserstrahlung, in den unmittelbar an das spätere Leiterbahn muster angrenzenden Bereichen entfernt und die dadurch freigelegte Metallschicht (4) derart weggeätzt wird, daß das Leiterbahn muster und durch Ätzgräben (7) elektrisch davon isolierte Inselbereiche (8) der Metallschicht (4) auf dem Substrat (1) verbleiben. Die Strukturierung mittels elektromagnetischer Strahlung, vorzugsweise Laserstrahlung, kann rasch vorgenommen werden, da die zu entfernenden Bereiche der Ätzresistschicht nur eine geringe Breite aufweisen müssen und die größeren Flächen zwischen den Leiterbahnen stehen bleiben.



DE 41 31 065 A 1

## Beschreibung

Die Erfindung betrifft ein Verfahren zur Herstellung von Leiterplatten, bei welchem eine ganzflächig auf eine Metallschicht aufgebrachte Ätzresistschicht mittels elektromagnetischer Strahlung selektiv wieder entfernt wird und das Leiterbahnmuster durch Abätzen der derart freigelegten Metallschicht strukturiert werden kann.

Ein derartiges Verfahren geht beispielsweise aus der EP-A-00 62 300 oder der DE-A-37 32 249 hervor. Um bei diesem bekannten Verfahren die Metallschicht zwischen den Leiterbahnen durch Ätzen vollständig entfernen zu können, muß zuvor die darüberliegende Ätzresistschicht ebenfalls vollständig entfernt werden. Diese Entfernung der metallischen Ätzresistschicht, die vorzugsweise in einem Scanverfahren mit dem Laser vorgenommen werden soll, ist jedoch aufwendig und zeitraubend. Dies trifft insbesondere dann zu, wenn die Leiterbahnen relativ weit auseinander liegen und die Flächen der mit dem Laser abzutragenden Ätzresistschicht somit relativ groß sind.

Der Erfolg liegt die Aufgabe zugrunde, das bekannte Verfahren zur Herstellung von Leiterplatten so zu verbessern, daß die selektive Entfernung der metallischen Ätzresistschicht mittels elektromagnetischer Strahlung rasch und mit geringem Aufwand vorgenommen werden kann.

Die Lösung dieser Aufgabe erfolgt durch folgende Verfahrensschritte:

- a) auf ein elektrisch isolierendes Substrat werden nacheinander eine Metallschicht und eine Ätzresistschicht aufgebracht;
- b) die Ätzresistschicht wird in den unmittelbar an das spätere Leiterbahnmuster angrenzenden Bereichen mittels elektromagnetischer Strahlung wieder entfernt;
- c) die im Schritt b) freigelegten Bereiche der Metallschicht werden bis zur Oberfläche des Substrats derart weggeätzt, daß das Leiterbahnmuster und durch Ätzgräben elektrisch davon isolierte Inselbereiche der Metallschicht auf dem Substrat verbleiben.

Bei dem erfindungsgemäßen Verfahren werden also im Unterschied zu der bisherigen Vorgehensweise nur die unmittelbar an das spätere Leiterbahnmuster angrenzenden Bereiche der Ätzresistschicht mittels elektromagnetischer Strahlung entfernt. Die Konturbeschreibung mittels der elektromagnetischen Strahlung ist also als eine enge Umfahrung des Leiterbahnmusters an zusehen, die im Hinblick auf die geringe Flächenausdehnung der abzutragenden Ätzresistschicht rasch vorgenommen werden kann. Da die beim anschließenden Ätzen entstehenden Ätzgräben das Leiterbahnmuster, d. h. die Leiterbahnen, die Durchkontaktierungen und ggf. auch Anschlußflächen von den dazwischenliegenden Inselbereichen mechanisch und elektrisch trennen, können diese Inselbereiche stehen bleiben, ohne die Funktion der Leiterplatte zu beeinträchtigen. Ggf. können die Inselbereiche auch an Masse oder ein einheitliches Potential gelegt werden und die Funktion von Abschirmungen übernehmen.

Gemäß einer bevorzugten Ausgestaltung des erfindungsgemäßen Verfahrens ist vorgesehen, daß nach dem im Schritt c) vorgenommenen Wegätzen die Ätzresistschicht vollständig entfernt wird.

Gemäß einer weiteren bevorzugten Ausgestaltung

des erfindungsgemäßen Verfahrens ist vorgesehen, daß die Metallschicht durch stromlose und galvanische Abscheidung von Kupfer auf das Substrat aufgebracht wird. Diese Vorgehensweise ist insbesondere dann von Vorteil, wenn Leiterplatten mit Durchkontaktierungen hergestellt werden sollen und durch die stromlose und galvanische Abscheidung von Kupfer auch eine Metallisierung der entsprechenden Durchkontaktierungslöcher erzielt wird.

Bei Verwendung von metallischen Ätzresistschichten führt deren Strukturierung mittels elektromagnetischer Strahlung zu sehr guten Ergebnissen.

Dabei hat es sich als besonders günstig erwiesen, wenn für die Ätzresistschicht Zinn oder eine Zinn-Bleil-Legierung verwendet wird. Derartige Ätzresistschichten lassen sich einerseits beispielsweise mit einem Laser leicht strukturieren, während sie andererseits beim Ätzen einen sicheren Schutz der darunterliegenden Metallschicht gewährleisten.

Die metallische Ätzresistschicht wird vorzugsweise durch stromlose Metallabscheidung aufgebracht, da dies auf besonders wirtschaftliche Weise durchgeführt werden kann und dabei auch ein sicherer Schutz der Metallschicht innerhalb der Durchkontaktierungen erzielt wird.

Für die Ätzresistschicht kann aber auch ein organisches Material verwendet werden. Das Aufbringen derartiger organischer Ätzresistschichten kann dann auf besonders einfache Weise durch Elektrotauchlackierung oder durch elektrostatische Beschichtung vorgenommen werden.

Die elektromagnetische Strahlung wird vorzugsweise durch einen Laser erzeugt, da Laserstrahlen für ein Abtragen bzw. Verdampfen der Ätzresistschicht in den erwünschten Bereichen besonders geeignet sind. Die Bewegung des Laserstrahls relativ zum Substrat sollte dann vorzugsweise frei programmierbar sein, d. h., daß eine Konturbeschreibung des Leiterbahnmusters mit dem Laserstrahl rasch durchgeführt und insbesondere auch leicht variiert werden kann.

Die im Schritt b) vorgenommene Entfernung der an das Leiterbahnmuster angrenzenden Bereiche der Ätzresistschicht kann besonders rasch und einfach bereits durch eine ein- oder zweimalige Umfahrung des späteren Leiterbahnmusters mit einem Laserstrahl bewirkt werden.

Im Hinblick auf eine weitere Steigerung der Wirtschaftlichkeit des erfindungsgemäßen Verfahrens ist es auch besonders günstig, wenn ein dreidimensionales, spritzgegossenes Substrat mit eingespritzten Durchkontaktierungslöchern verwendet wird. Derartige Substrate können dann durch Spritzgießen in großer Anzahl wirtschaftlich gefertigt werden, während die dreidimensionale Ausgestaltung der Substrate bzw. Leiterplatten bei einer Strukturerzeugung mittels elektromagnetischer Strahlung kein Problem darstellt.

Ein Ausführungsbeispiel der Erfahrung ist in der Zeichnung dargestellt und wird im folgenden näher beschrieben.

Die Fig. 1 bis 7 zeigen in stark vereinfachter schematischer Darstellung die verschiedenen Verfahrensstadien bei der Herstellung von Leiterplatten nach der Erfahrung.

Bei dem in Fig. 1 dargestellten Substrat 1 handelt es sich um einen Ausschnitt eines Basismaterials mit eingespritzten Durchkontaktierungslöchern 2. Als Materialien für die Substrate derartiger Leiterplatten sind insbesondere hochtemperaturbeständige Thermoplaste

geeignet, wobei im geschilderten Ausführungsbeispiel glasfaserverstärktes Polyetherimid verwendet wurde.

Das in Fig. 1 dargestellte Substrat 1 wurde zunächst zur Erhöhung der Haftfestigkeit der später aufzubringenden Leiterbahnen und Durchkontaktierungen gebeizt und anschließlich gereinigt. Dabei wurden sowohl für das Beizen als auch für die Reinigung des Substrats 1 handelsübliche Bäder verwendet, wobei das Beizbad speziell auf den Werkstoff Polyetherimid abgestimmt war.

Nach dem Beizen und Reinigen des Substrats 1 erfolgte dessen Bekeimung, die in Fig. 2 als dünne Schicht 3 aufgezeigt ist. Es ist ersichtlich, daß die Bekeimung 3 auf die Oberfläche des Substrats 1 und auf die Wandungen der Durchkontaktierungslöcher 2 aufgebracht wurde. Das Aufbringen der Bekeimung 3 erfolgte durch Eintauchen des Substrates 1 in ein  $PdCl_2-SnCl_2$ -Bad. Für das Aufbringen der Bekeimung 3 haben sich aber auch handelsübliche Bäder auf der Basis palladiumorganischer Verbindungen als geeignet erwiesen.

Nach dem Aufbringen der Bekeimung 3 wird diese aktiviert, wobei es sich hier um ein in der Additivtechnik übliches Reduzieren bzw. Beschleunigen handelt. Anschließend wurde gemäß Fig. 3 durch außenstromlose chemische Metallabscheidung eine äußerst dünne Schicht aufgebracht. Es ist ersichtlich, daß auch diese in einem handelsüblichen stromlosen Kupferbad aufgebrachte Grundschicht die Oberfläche des Substrats 1 und die Wandungen der Durchkontaktierungslöcher 2 überzieht.

Anschließend wird vollflächig stromlos verkupfert und galvanisch mit Kupfer verstärkt wodurch insgesamt eine Metallschicht 4 entsteht, die beispielsweise eine Stärke von 30 Mikrometern aufweist.

Gemäß Fig. 4 wird dann auf die Metallschicht 4 durch stromlose Metallabscheidung eine Ätzresistschicht 5 aufgebracht, die im beschriebenen Ausführungsbeispiel aus Zinn besteht.

Gemäß Fig. 5 wird die Ätzresistschicht 5 dann mit Hilfe eines Nd-YAG-Lasers in einem Scanverfahren strukturiert, wobei die Strahlung durch Pfeile S lediglich angedeutet ist. Es ist zu erkennen, daß die Entfernung der Ätzresistschicht 5 auf die unmittelbar an das spätere Leiterbahn muster angrenzenden Bereich 6 begrenzt ist. Im Falle einer einfachen Laserspur beträgt die Breite b der Bereiche 6 beispielsweise 80 Mikrometer, während bei einer doppelten Laserspur die Breite b beispielsweise 140 Mikrometer betragen kann.

Nach der geschilderten selektiven Entfernung der Ätzresistschicht 5 werden die hierbei freigelegten Bereiche der Metallschicht 4 durch Ätzen entfernt, wobei hierfür in der Subtraktivtechnik übliche Ätzlösungen eingesetzt werden können. Aus Fig. 6 ist ersichtlich, daß bei diesem Ätzschritt Ätzgräben 7 entstehen, welche einerseits das Leiterbahn muster aus der Metallschicht 4 herausbilden und von dem stehenbleibenden Inselbereichen 8 der Metallschicht 4 elektrisch und mechanisch trennen. Durch Unterätzungen von jeweils 35 Mikrometern ergibt sich bei einer einfachen Laserspur eine Breite B der Ätzgräben 7 von 150 Mikrometern, während bei einer zweifachen Laserspur die Breite B 210 Mikrometer beträgt.

Die Ätzresistschicht 5 kann auf der Leiterplatte verbleiben und beispielsweise umgeschmolzen werden. Gemäß Fig. 7 kann die Ätzresistschicht 5 aber auch durch Struppen entfernt werden. Nach dem Aufbringen und Strukturieren eines Lötstopplacks können dann die Durchkontaktierungslöcher 2 und deren Lötaugen ver-

zinnt werden.

Gemäß einer Variante des vorstehend beschriebenen Verfahrens wird auf die Metallschicht 4 durch Elektrotauchlackierung oder durch elektrostatische Beschichtung eine organische Ätzresistschicht 5 aufgebracht. Im Falle des Aufbringens dieser organischen Ätzresistschicht 5 durch Elektrotauchlackierung kann beispielsweise eine von der Firma Shipley unter dem Handelsnamen "Eagle TM" vertriebenes Resistmaterial verwendet werden. Die Strukturierung dieser organischen Ätzresistschicht erfolgt dann hier wieder mit einem Nd-YAG-Laser in einem Scanverfahren, so wie es in Fig. 5 durch die Pfeile S angedeutet ist. Die Entfernung der organischen Ätzresistschicht 5 gemäß Fig. 7 erfolgt mit diesem Resistmaterial zugeordneten handelsüblichen Strippen.

Bei den nach dem erfindungsgemäßen Verfahren hergestellten Leiterplatten handelt es sich um dreidimensionale Leiterplatten, die beispielsweise die Form einer offenen Schachtel aufweisen können. Die nach der Strukturierung des Leiterbahnmusters verbliebenen Inselbereiche 8 der Metallschicht 4 können dann als sogenannte Potentialflächen an ein einheitliches Potential gelegt werden.

#### Patentansprüche

##### 1. Verfahren zur Herstellung von Leiterplatten, mit folgenden Verfahrensschritten:

- auf ein elektrisch isolierendes Substrat (1) werden nacheinander eine Metallschicht (4) und eine Ätzresistschicht (5) aufgebracht;
- b) die Ätzresistschicht (5) wird in den unmittelbar an das spätere Leiterbahn muster angrenzenden Bereichen (6) mittels elektromagnetischer Strahlung (S) wieder entfernt;
- c) die im Schritt b) freigelegten Bereiche der Metallschicht (4) werden bis zur Oberfläche des Substrats (1) derart wegätzet, daß das Leiterbahn muster und durch Ätzgräben (7) elektrisch davon isolierte Inselbereiche (8) der Metallschicht (4) auf dem Substrat (1) verbleiben.

2. Verfahren nach Anspruch 1, dadurch gekennzeichnet, daß nach dem im Schritt c) vorgenommenen Ätzen die Ätzresistschicht (5) vollständig entfernt wird.

3. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß die Metallschicht (4) durch stromlose und galvanische Abscheidung von Kupfer auf das Substrat (1) aufgebracht wird.

4. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß eine metallische Ätzresistschicht (5) verwendet wird.

5. Verfahren nach Anspruch 4, dadurch gekennzeichnet, daß für die Ätzresistschicht (5) Zinn oder eine Zinn-Blei-Legierung verwendet wird.

6. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die Ätzresistschicht (5) durch stromlose Metallabscheidung aufgebracht wird.

7. Verfahren nach einem der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß für die Ätzresistschicht (5) ein organisches Material verwendet wird.

8. Verfahren nach Anspruch 7, dadurch gekennzeichnet, daß die Ätzresistschicht (5) durch Elektrotauchlackierung oder durch elektrostatische Be-

schichtung aufgebracht wird.

9. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß die elektromagnetische Strahlung (S) durch einen Laser erzeugt wird.

10. Verfahren nach Anspruch 9, dadurch gekennzeichnet, daß die Bewegung des Laserstrahls relativ zum Substrat (1) frei programmierbar ist.

11. Verfahren nach Anspruch 9 oder 10, dadurch gekennzeichnet, daß die im Schritt b) vorgenommene Entfernung der an das Leiterbahn muster angrenzenden Bereiche (6) der Ätzresistschicht (5) durch eine ein- oder zweimalige Umfahrung des späteren Leiterbahnmusters mit einem Laserstrahl bewirkt wird.

12. Verfahren nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, daß ein dreidimensionales, spritzgegossenes Substrat (1) mit eingespritzten Durchkontaktierungslöchern (2) verwendet wird.

5

10

15

20

---

Hierzu 1 Seite(n) Zeichnungen

---

25

30

35

40

45

50

55

60

65

